

UNIDAD <b>LERMA</b>		DIVISION <b>CIENCIAS BASICAS E INGENIERIA</b>	1 / 2
NOMBRE DEL PLAN <b>LICENCIATURA EN INGENIERIA EN SISTEMAS MECATRONICOS INDUSTRIALES</b>			
CLAVE	UNIDAD DE ENSEÑANZA-APRENDIZAJE <b>DISEÑO LOGICO AVANZADO</b>	CRED.	<b>9</b>
<b>5131021</b>		TIPO	<b>OBL.</b>
H.TEOR. <b>3.0</b>	SERIACION <b>5131018</b>	TRIM. <b>IV</b>	
H.PRAC. <b>3.0</b>			

**OBJETIVO(S) :**

Al final de la UEA el alumnado será capaz de:

Realizar diseños, simulación y puesta en marcha de circuitos digitales complejos, mediante un lenguaje de descripción de hardware, bajo la metodología de nivel de transferencia de registros (RTL).

**CONTENIDO SINTETICO:**

1. Metodología de transferencia de registros.
2. Máquina de estados finitos como ruta de control.
3. Diagramas ASDM y FSDM.
4. Diseño mediante ASDM y FSDM.
5. Aplicaciones de diseño ASDM/FSDM.

**MODALIDADES DE CONDUCCION DEL PROCESO DE ENSEÑANZA-APRENDIZAJE:**

- Al inicio del trimestre, el personal académico presentará al alumnado los objetivos, el programa y la bibliografía del curso.
- El personal académico expondrá los temas frente a grupo mediante la presentación de ejemplos y resolverá problemas y ejercicios para su comprensión, con la participación activa del alumnado.
- El alumnado participará planteando dudas e inquietudes sobre los temas teóricos; asimismo, resolverá problemas y ejercicios con la asesoría del personal académico.
- El eje integrador se compondrá de actividades, de preferencia colaborativas, tales como: tareas, investigaciones, comprensión de lectura (español e inglés), debates, aplicación de cuestionarios, uso de software, entre otras, que articularán los diferentes contenidos de la UEA.
- Se recomienda la programación de reuniones periódicas entre el personal académico de los diversos grupos de esta UEA a lo largo del trimestre, con el fin de homogeneizar y mejorar el proceso de enseñanza - aprendizaje, de forma tal que, decidan de manera colegiada las características de las evaluaciones.
- Las horas prácticas consistirán en la resolución de ejercicios, problemas,



UNIVERSIDAD AUTÓNOMA METROPOLITANA

ADECUACION

PRESENTADA AL COLEGIO ACADEMICO  
EN SU SESION NUM. 521

*Norma Pondero López*  
LA SECRETARIA DEL COLEGIO

NOMBRE DEL PLAN	LICENCIATURA EN INGENIERIA EN SISTEMAS MECATRONICOS INDUSTRIALES	2/ 2
CLAVE 5131021	DISEÑO LOGICO AVANZADO	

y/o la realización de actividades sobre el contenido de la UEA.

- Los contenidos podrán ser impartidos en cualquiera de las modalidades de operación establecidas en el Plan de Estudios.

#### MODALIDADES DE EVALUACION:

Al inicio del trimestre, el personal académico expondrá al alumnado los criterios y mecanismos de las evaluaciones, así como su programación.

#### Evaluación Global:

Se ponderarán las siguientes actividades a criterio del personal académico:

- Evaluaciones periódicas, que consistirán en la resolución escrita de problemas, ejercicios o preguntas sobre la teoría. Serán al menos dos por trimestre y una que corresponda al proyecto integrador. Se sugiere que esta última, cuente de un 10% hasta un 30% de la calificación final, a juicio del personal académico.
- Evaluación terminal, que será de carácter obligatorio para aquellos alumnos o alumnas que reprobren alguna evaluación periódica. El alumno o alumna presentará la(s) parte(s) correspondiente(s) a la(s) evaluación(es) periódica(s) reprobada(s) o un examen que abarcará la totalidad del curso.

#### Evaluación de Recuperación:

Admite evaluación de recuperación. No requiere inscripción previa.

#### BIBLIOGRAFIA NECESARIA O RECOMENDABLE:

##### Bibliografía Necesaria:

1. Chu, P. P. (2006). RTL Hardware Design Using VHDL. EUA: Wiley-Interscience.

##### Bibliografía Recomendable:

1. Chu, P. P. (2008). FPGA Prototyping by Verilog examples. EUA: Wiley-Interscience.
2. Chu, P. P. (2008). FPGA Prototyping by VHDL examples. EUA: Wiley-Interscience.
3. Roth, C. & Lizy, K. J. (2007.) Digital Systems Design Using VHDL (2a. ed.). EUA: CL-Engineering.
4. <https://bidi.uam.mx>

