

UNIDAD	IZTAPALAPA	DIVISION	CIENCIAS BASICAS E INGENIERIA	1 / 5
NOMBRE DEL PLAN LICENCIATURA EN INGENIERIA BIOMEDICA				
CLAVE	UNIDAD DE ENSEÑANZA-APRENDIZAJE		CRED.	12
2151023	LOGICA Y DISEÑO DIGITAL		TIPO	OBL.
H.TEOR. 4.5	SERIACION		TRIM. VII-VIII	
H.PRAC. 3.0	2151063 Y 2151064			

OBJETIVO(S) :

Al final de la UEA el alumno será capaz de:

1. Identificar los fundamentos del diseño estructurado y algorítmico de circuitos electrónicos digitales.
2. Distinguir las características más importantes de los dispositivos digitales integrados.
3. Aplicar las álgebras de Boole y de Reed-Müller en la descripción formal de problemas lógicos.
4. Traducir dichas descripciones formales a circuitos prácticos usando diversas metodologías de diseño.
5. Combinar descripciones y métodos para el diseño y la síntesis de soluciones a problemas combinatorios y secuenciales sencillos.

CONTENIDO SINTETICO:

1. Teoría de conmutación, lógica y sistemas binarios.
 - 1.1 Elementos básicos de lógica y conmutación electrónica.
 - 1.2 Funciones de conmutación y tablas de verdad.
 - 1.3 Bases numéricas, complementos y códigos.
2. Álgebra de Boole.
 - 2.1 Definición axiomática, teoremas y propiedades.
 - 2.2 Operaciones básicas: AND, OR, NAND, NOR.
 - 2.3 Formas canónicas y desarrollos en mini y maxi-términos.
3. Álgebra de Reed-Müller.
 - 3.1 Definición axiomática, teoremas y propiedades.
 - 3.2 Operaciones básicas: AND, OREX, NOREX.
 - 3.3 Formas canónicas/desarrollos en pi-términos.



UNIVERSIDAD AUTONOMA METROPOLITANA

ADECUACION
PRESENTADA AL COLEGIO ACADEMICO
EN SU SESION NUM. 451

EL SECRETARIO DEL COLEGIO

4. Técnicas de simplificación de funciones conmutadas para el diseño de circuitos.
 - 4.1 Factorización y Mapas de Karnaugh.
 - 4.2 Desarrollos generalizados de Reed-Müller.
5. Elementos de lógica combinatoria.
 - 5.1 Compuertas lógicas digitales.
 - 5.2 Familias de circuitos integrados lógicos digitales.
 - 5.3 Diseño con decodificadores y multiplexores.
 - 5.4 Diseño con memorias únicamente de lectura (ROM).
 - 5.5 Diseño y síntesis con arreglos lógicos programables.
6. Implantación de operaciones aritméticas fundamentales.
 - 6.1 Representaciones numéricas.
 - 6.2 Sumadores y sustractores.
 - 6.3 Acarrero rápido, paralelo y con memoria.
 - 6.4 Introducción a los multiplicadores y divisores.
7. Elementos de lógica secuencial.
 - 7.1 Multivibradores monoestables, astables y flip-flops.
 - 7.2 Registros de corrimiento.
 - 7.3 Contadores de rizo y síncronos.
 - 7.4 Memorias de acceso aleatorio (RAM) / memoria estática y dinámica.
 - 7.5 Temporización en circuitos secuenciales.
 - 7.6 Señales de reloj y propagación.
 - 7.7 Comportamientos indeseados, deslizamiento y automodificación.
8. Sistemas secuenciales simples (SSS).
 - 8.1 Máquinas de estados.
 - 8.2 Funciones de excitación, salida y retroalimentación.
 - 8.3 Diagramas de tiempo, diagramas de estado y tablas de transición.
 - 8.4 Síntesis de SSS.

MODALIDADES DE CONDUCCION DEL PROCESO DE ENSEÑANZA-APRENDIZAJE:

Durante la primera semana del trimestre el profesor entregará a los alumnos la planeación del curso la cual contendrá los objetivos de la UEA, el temario, las modalidades de evaluación, la bibliografía y el horario y lugar donde los alumnos podrán acudir a recibir asesoría académica.

El profesor expondrá en la clase los temas del curso utilizando técnicas de



UNIVERSIDAD AUTONOMA METROPOLITANA

ADECUACION
PRESENTADA AL COLEGIO ACADEMICO
EN SU SESION NUM. 451

EL SECRETARIO DEL GOLEGIO

enseñanza que propicien en el alumno su participación activa y corresponsable en el proceso de aprendizaje y que fomenten su pensamiento crítico, la disciplina y el rigor en el trabajo académico, así como la capacidad para aprender por sí mismos.

El trabajo de laboratorio deberá fomentar en el alumno las habilidades necesarias para hacer buen uso de los instrumentos de laboratorio, tomar mediciones correctamente, manejar los errores inherentes a cualquier proceso de medición, diseñar los experimentos y especificar el tratamiento que le dará a los datos, trabajar en equipo y comunicar los resultados de sus experimentos de manera apropiada.

Cuando el trabajo de laboratorio requiera de la realización de un proyecto, los alumnos deberán definir el problema, proponer varias soluciones factibles, seleccionar la mejor de acuerdo con un conjunto de criterios previamente establecidos, evaluar el prototipo resultante (hardware o software) y elaborar el informe correspondiente.

Asimismo las actividades de laboratorio deberán reforzar y complementar los temas discutidos en clase, estimulando la creatividad de los alumnos a través del planteamiento de problemas concretos de diseño.

Se sugiere la siguiente distribución de tiempo para cada uno de los temas del curso:

Teoría de conmutación, lógica y sistemas binarios: semana 1.

Álgebra de Boole: semanas 1, 2 y 3.

Álgebra de Reed-Müller: semanas 3 y 4.

Técnicas de simplificación de funciones conmutadas: semana 5.

Elementos de lógica combinatoria: semanas 6 y 7.

Implantación de operaciones aritméticas fundamentales: semanas 7 y 8.

Elementos de lógica secuencial: semana 9.

Sistemas secuenciales simples: semanas 9, 10 y 11.

Para lograr un mejor aprovechamiento los alumnos realizarán trabajos de investigación bibliográfica o proyectos prácticos relacionados con la temática del curso.

Las demostraciones y utilización de herramientas de diseño electrónico automatizado se harán en las salas de cómputo.

El profesor procurará que los alumnos hagan uso temprano de herramientas de diseño electrónico automatizado (EDA) y de dispositivos programables.



UNIVERSIDAD AUTONOMA METROPOLITANA

ADECUACION
PRESENTADA AL COLEGIO ACADEMICO
EN SU SESION NUM. 451

EL SECRETARIO DEL COLEGIO

CLAVE 2151023

LOGICA Y DISEÑO DIGITAL

MODALIDADES DE EVALUACION:

La evaluación de esta UEA se hará tomando en cuenta.

- a) El desempeño del alumno en el aula y el trabajo autónomo.
- b) El trabajo de laboratorio.

Los elementos para la evaluación del desempeño del trabajo en el aula y el trabajo autónomo podrán ser los siguientes: evaluaciones periódicas, participación en clase, tareas, trabajos de investigación y presentaciones de temas.

Los elementos para la evaluación del desempeño del trabajo en el laboratorio podrán ser los siguientes: actividades desarrolladas en el laboratorio, informes de práctica y desarrollo de proyectos.

Dentro de cada categoría, desempeño en el aula y trabajo autónomo y trabajo de laboratorio, el profesor seleccionará a su juicio los elementos de evaluación periódica y los factores de ponderación respectivos que considere pertinentes para evaluar el trabajo académico de los alumnos en el curso.

Evaluación Global:

La evaluación global de esta UEA incluirá las evaluaciones periódicas y, a juicio del profesor, una evaluación terminal. La calificación final se determinará asignando los siguientes factores de ponderación:

1. Desempeño del alumno en el aula y el trabajo autónomo: entre 0.6 y 0.8.
2. Desempeño del alumno en el trabajo de laboratorio: entre 0.2 y 0.4.

Para que el alumno obtenga una calificación final aprobatoria será necesario que obtenga una calificación aprobatoria en su desempeño en el aula y el trabajo autónomo, y en el trabajo de laboratorio.

Evaluación de Recuperación:

La evaluación de recuperación de esta UEA podrá ser de tipo global o complementaria de acuerdo con lo establecido en el Reglamento de Estudios Superiores de la UAM.

BIBLIOGRAFIA NECESARIA O RECOMENDABLE:

UNIVERSIDAD AUTONOMA METROPOLITANA

ADECUACION
PRESENTADA AL COLEGIO ACADEMICO
EN SU SESION NUM. 151

EL SECRETARIO DEL COLEGIO

NOMBRE DEL PLAN LICENCIATURA EN INGENIERIA BIOMEDICA

5/ 5

CLAVE 2151023

LOGICA Y DISEÑO DIGITAL

1. Hayes JP., Introduction to Digital Logic Design, Prentice-Hall, 1993.
2. Katz RH., Contemporary Logic Design, 2nd. edition, Prentice-Hall, 2004.
3. Pardo F., Boluda JA., VHDL, Lenguaje para Síntesis y Modelado de Circuitos, Alfaomega 2000.
4. Pedroni VA., Circuit Design with VHDL, MIT Press, 2004.
5. Rushton A., VHDL for Logic Synthesis, 2nd edition, John Wiley & Sons, 1998.
6. Wakerly JF., Diseño Digital. Principios y Prácticas. 3a ed., Prentice Hall 2001.



Casa abierta al tiempo

UNIVERSIDAD AUTONOMA METROPOLITANA

ADECUACION
PRESENTADA AL COLEGIO ACADEMICO
EN SU SESION NUM. 751

EL SECRETARIO DEL COLEGIO