



Casa abierta al tiempo

UNIVERSIDAD AUTONOMA METROPOLITANA

PROGRAMA DE ESTUDIOS

UNIDAD	AZCAPOTZALCO	DIVISION	CIENCIAS BASICAS E INGENIERIA	1 / 2
NOMBRE DEL PLAN LICENCIATURA EN INGENIERIA ELECTRONICA				
CLAVE	UNIDAD DE ENSEÑANZA-APRENDIZAJE		CRED.	9
1121053	ARQUITECTURAS PARALELAS DE COMPUTADORAS		TIPO	OPT.
H. TEOR. 4.5	SERIACION			
H. PRAC. 0.0	1121025			

**OBJETIVO(S):**

Generales:

Al final de la UEA el alumno será capaz de:

- Analizar las técnicas de paralelismo para mejorar el desempeño de las aplicaciones.
- Explicar el papel de los compiladores en el cómputo de alto rendimiento.
- Implementar aplicaciones paralelas en sistemas de memoria compartida y memoria distribuida.

**CONTENIDO SINTETICO:**

1. Cómputo de alto rendimiento.
2. Pipeline.
3. Riesgos y soluciones para sistemas con pipeline.
4. Jerarquía de memoria y modos de acceso múltiple a la memoria.
5. Arquitecturas superescalares y VLWI.
6. Compiladores para arquitecturas paralelas.
7. Arquitecturas multi-núcleo y arquitecturas multi-procesador.
8. Programación paralela con hilos y OpenMP.
9. Arquitecturas multi-computadoras (clusters).
10. Programación paralela con MPI.

**MODALIDADES DE CONDUCCION DEL PROCESO DE ENSEÑANZA-APRENDIZAJE:**

Clases teóricas conducidas de manera expositiva y demostrativa a través de ejercicios y ejemplos con apoyo de medios audiovisuales y computacionales. Alternativamente modalidad de SAI.



UNIVERSIDAD AUTONOMA METROPOLITANA

APROBADO POR EL COLEGIO ACADÉMICO  
EN SU SESION NUM. 355

EL SECRETARIO DEL COLEGIO

NOMBRE DEL PLAN LICENCIATURA EN INGENIERIA ELECTRONICA

2/ 2

CLAVE 1121053

ARQUITECTURAS PARALELAS DE COMPUTADORAS

Como parte de las modalidades de conducción del proceso de enseñanza-aprendizaje será requisito que los alumnos con apoyo del profesor, participen en la revisión y análisis de al menos un texto técnico, científico o de difusión escrito en idioma inglés y que contribuya a alcanzar los objetivos del programa de estudios.

Se procurará que como parte de las modalidades de conducción del proceso de enseñanza-aprendizaje los alumnos participen en la presentación oral de sus trabajos, tareas u otras actividades académicas desarrolladas durante el curso.

**MODALIDADES DE EVALUACION:**

Al menos tres evaluaciones periódicas consistentes en preguntas conceptuadas, resolución escrita de problemas, simulaciones por computadora y tareas extra-clase (80%).

Evaluación terminal (20%), consistente en preguntas conceptuales y problemas escritos.

Evaluación de recuperación:

Si hay, consistente en preguntas conceptuadas y problemas escritos (100%).

No requiere inscripción previa.

**BIBLIOGRAFIA NECESARIA O RECOMENDABLE:**

1. Hennessy J. L., Patterson D. A., "Computer Architecture: A Quantitative Approach", Wiley, 2007.
2. Patterson D. A., Hennessy J. L., "Computer Organization and Design: The Hardware/Software Interface", Morgan Kaufmann Publishers, 4ta ed., 2008.
3. Tanenbaum A., "Structured Computer Organization", Pearson Education, 4ta ed., 2005.
4. Dwind K., Severance C., "High Performance Computing", 2da ed., 1998.

Revistas de divulgación, técnicas o científicas en inglés, relacionadas con el contenido de la UEA.



UNIVERSIDAD AUTONOMA METROPOLITANA

APROBADO POR EL COLEGIO ACADEMICO  
EN SU SESION NUM. 355

EL SECRETARIO DEL COLEGIO